

# 大学発・技術 PR レポート

## 1. 研究室概要

大学名	東京農工大学		研究者	須田 良幸
			職位	教授
研究領域	ナノテクノロジー・材料		窓口担当	産学官連携・知的財産センター
研究キーワード	スパッタエピタキシー、シリコンゲルマニウム、電界効果型トランジスタ、不揮発性メモリ、太陽電池			
住所	〒184-8588 東京都小金井市中町 2-24-16			
電話	042-388-7175	E-mail	zimcra@cc.tuat.ac.jp	
FAX	042-388-7280	URL	http://www.tuat.ac.jp/~boss	

## 2. 技術PR事項

### 『最先端半導体デバイスを実現するスパッタエピタキシー技術を開発』

本技術は原料を転写する方法に近く、利用効率が高いなどスパッタ法の特徴を生かした環境軽負荷型の Si 系半導体膜製造技術です

#### 1. 概要

<特徴>

- 薄膜の形成に多く用いられている化学気相堆積法(CVD法)は、原料利用率が数%以下ですが、本技術は、数十%と高い利用率を確保できます。
- CVD法では形成の難しい平坦で均一の歪分布を持つシリコンゲルマニウム膜や平坦なゲルマニウム膜の形成を実現でき、将来の微細化・高密度化に対応できます。
- 微細化によって、より小型で消費電力量の少ない半導体を生み出せるほか、半導体の回路線幅を微細化できれば、1枚のウエハーからとれる半導体の個数が増え、製造コストが下がって価格競争力が高まります。

◇ この方法を用いて、歪シリコン膜を利用した電界効果型トランジスタ、ゲルマニウム膜を利用した量子効果型の共鳴トンネルダイオード、シリコンカーバイドを用いた2端子化型高密度不揮発性メモリ、低コスト・高効率の太陽電池などの試作に成功しました。

#### 2. 希望する連携内容(共同研究、試作品作りなど)と相談に対応できる技術分野

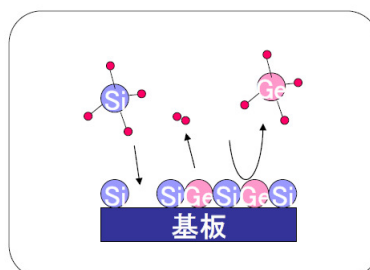
- ◆ 資源利用効率が高く、環境にやさしい半導体製造技術として、トランジスタ、メモリ、大規模集積回路、太陽電池などが期待されます。これらにご関心をお持ちの企業様との共同技術開発を希望します。

#### 3. 特記事項

- 代表論文: H. Hanafusa, A. Kasamatsu, N. Hirose, T. Mimura, and T. Matsui, and Y. Suda, Strain-Relaxed  $\text{Si}_{1-x}\text{Ge}_x$  and Strained Si Grown by Sputter Epitaxy, Jpn. J. Appl. Phys., 47 (2008) pp. 3020-3023.

#### 半導体結晶薄膜形成法

化学気相堆積(CVD)法  
原料ガスを用いた薄膜形成



スパッタ(PVD)エピタキシー法  
原料転写型薄膜形成

